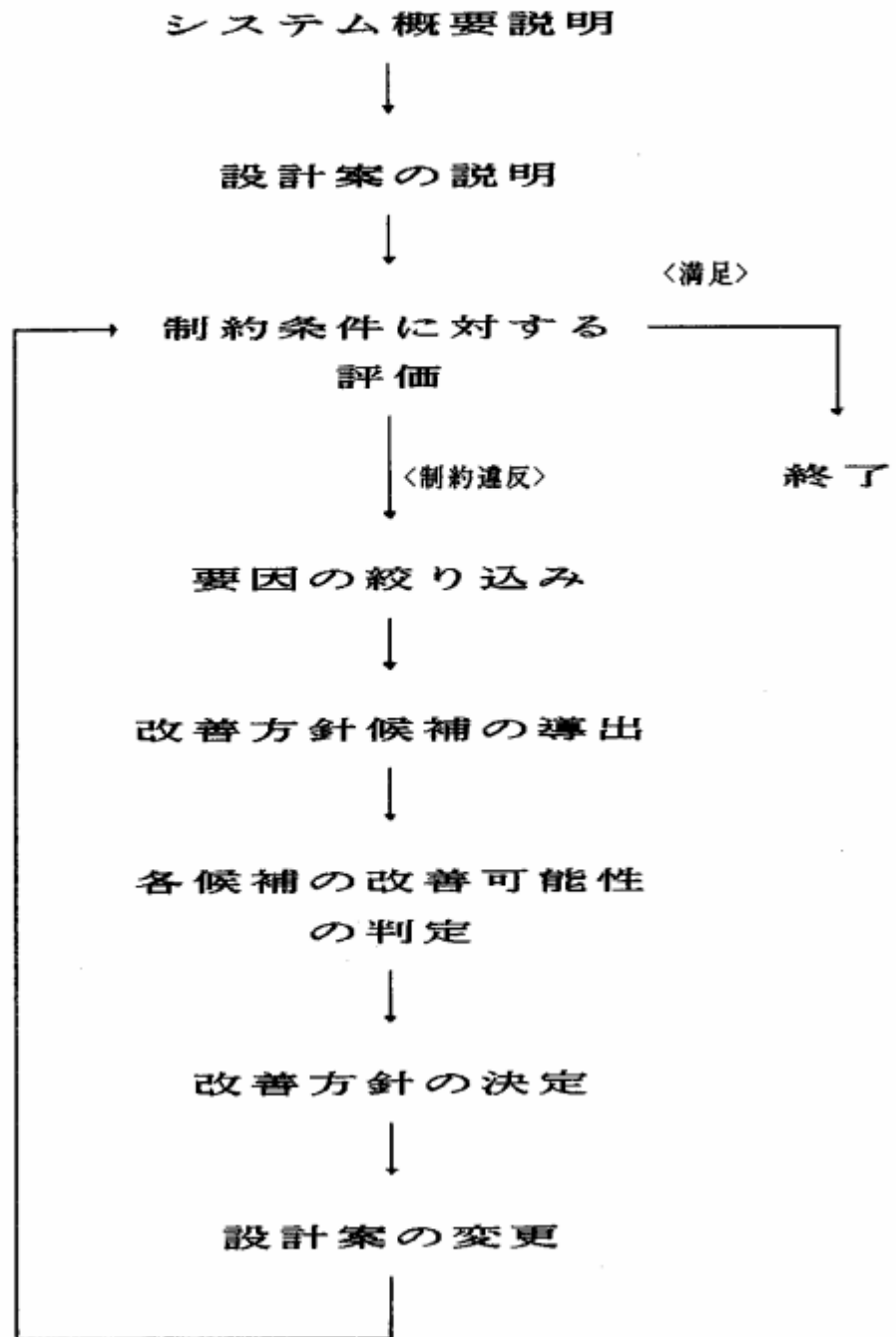


題名	<p style="text-align: center;">論理装置の設計支援用 実験システム</p>							
目的	<p>設計問題における問題解決推論技術の確立を狙い、論理装置のアーキテクチャ設計を例として、設計案に対する改善の繰り返し過程に基づく設計プロセスモデルの有効性を検証する。</p>							
概要 及び 特徴	<p>論理装置のアーキテクチャ設計における設計案の改善知識に基づいて、以下の機能を実現している実験システムである。</p> <ol style="list-style-type: none"> (1) 制約条件に対するアーキテクチャ設計案(データベース構造, 命令定義)の評価 (2) 制約違反に対する要因の絞り込み (3) その要因に対する改善方針候補の導出 (4) 各候補の現設計案に対する改善可能性の判定および実施すべき改善方針の決定 (5) 決定された改善方針に則った設計案の変更 							
構成	<div style="border: 1px solid black; padding: 5px; margin-bottom: 10px;"> <p style="text-align: center;">ユーザ・インタフェース</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 25%;">設計案入力/表示</td> <td style="width: 25%;">評価結果表示</td> <td style="width: 25%;">改善過程説明</td> <td style="width: 25%;">改善知識入力</td> </tr> </table> </div> <div style="display: flex; justify-content: space-around; align-items: center;"> <div style="border: 1px solid black; padding: 5px; text-align: center; width: 30%;"> <p>評価系</p> <p>制約に対する 設計案の評価</p> </div> <div style="border: 1px solid black; padding: 5px; text-align: center; width: 30%;"> <p>解析系</p> <p>制約違反要因の 絞り込み</p> </div> <div style="border: 1px solid black; padding: 5px; text-align: center; width: 30%;"> <p>改善系</p> <p>要因に対する改善 方針の決定, 実施</p> </div> </div> <div style="border: 1px solid black; padding: 5px; margin-top: 10px;"> <p style="text-align: center;">データベース/知識ベース</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 33%;">設計案データ</td> <td style="width: 33%;">改善知識</td> <td style="width: 33%;">設計要素ライブラリ</td> </tr> </table> </div>	設計案入力/表示	評価結果表示	改善過程説明	改善知識入力	設計案データ	改善知識	設計要素ライブラリ
設計案入力/表示	評価結果表示	改善過程説明	改善知識入力					
設計案データ	改善知識	設計要素ライブラリ						

・ デモンストレーション手順



(1) 設計案(第1版)

命令定義

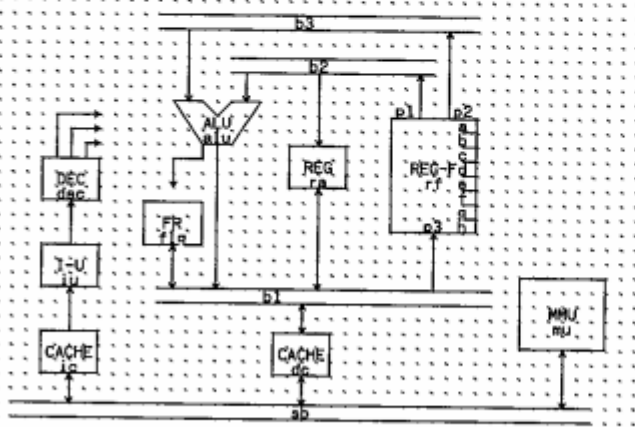
```

pmacs_36
Instruction load(Y1,Y2)
name ld(Y1,Y2)
{
  cond ic_hit { stage i_f [] block(ic.drive) block(iu.drive) block(dec.drive);
  stage nri [] block(mu.drive) bus(sb.drive) block(ic.drive);
  stage nri [] block(mu.drive) bus(sb.drive) block(ic.drive);
  stage i_f [] block(ic.drive) block(iu.drive) block(dec.drive);
  stage rf_rg [] register_file(rf.p1,Y2.read) bus(b2.drive);
  stage dsp [] block(iu.drive) block(cnt.drive);

```

データパス構造

data path editor



MODE

- add
- delete
- move
- redisplay
- save
- quit

FACILITIES

- bus
- wire
- register
- cache
- decoder
- alu
- mem_unit
- reg_f
- i-u
- stack
- func_unit
- incrementer
- shifter
- comparater

(2) 設計案の評価結果

Dynamic Status Window

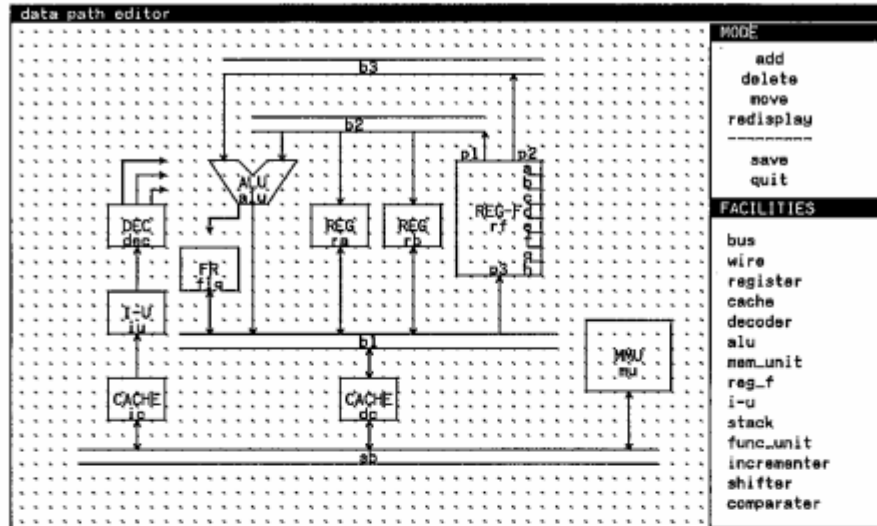
	1	2	3	4	5	6	7	8	9	10	11	12
3 add3 a b c			i_f (ic_hits)	rf_rg rf# b2		alu b1	exc ra	rf_w b1				
4 move d e			i_f (ic_hits)	rf_rg rf# b2		read b2	rf_w ra	nop				
5 pmacs_34 add3 a b c	***** Simulation Result *****											
6 move d e	performance is 1.85 MIPS											
	area is 6.7K transistors											
	parallelism is 1.81											
7 load a b	average execution of one stage is 0.55 cyc											
	average execution of each instruction:											
	add3 (6.40)											
	move (6.55)											
	load (7.00)											
	save (9.40)											
	jump (11.0)											
Menu	used tims(count) and interlock times of ea											
run	facility count interlock											
	Search: instr_no instr_name clock											
	PMACS(esp)[42,17] *34/1* temp.sta.1 --Top--											
	Read: olpsi902::>sys>user>tohosys>temp.sta.1											

結果：性能 1.80MIPS
面積 67Kトランジスタ

(3) 改善(第2版) 性能向上の為の改善

要因：レジスタでの衝突が多発

改善方針：同一種レジスタの追加

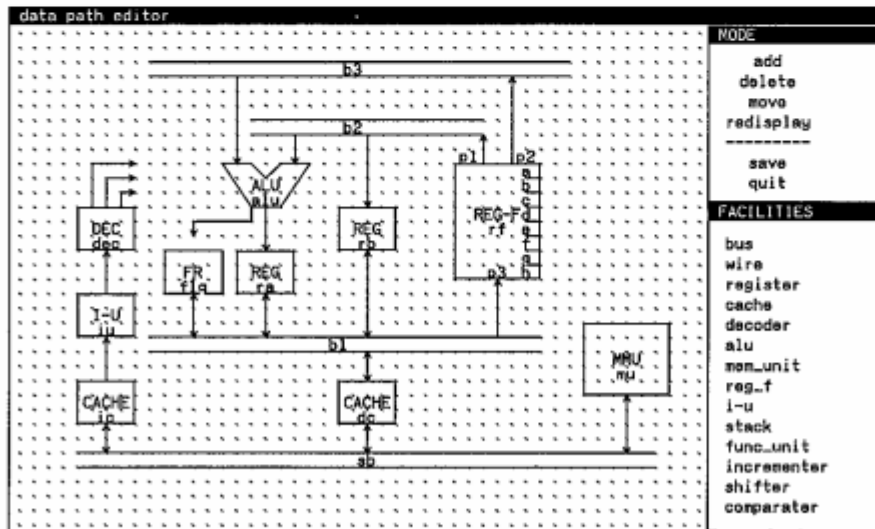


結果：性能 1.89MIPS
面積 68Kトランジスタ

(4) 改善(第3版) 性能向上の為の改善

要因：バスでの衝突が多発

改善方針：バス周辺のデータバス構造の変更



結果：性能 2.11MIPS
面積 68Kトランジスタ